

ANÁLISE DO CONSUMO ENERGÉTICO DA ESTIMAÇÃO DE MOVIMENTO COM REUSO DE DADOS EM CODIFICADORES DE VÍDEOS DIGITAIS

LÍVIA AMARAL; DIEISON SILVEIRA; GUILHERME POVALA; LUCIANO AGOSTINI; MARCELO PORTO; BRUNO ZATT

*Grupo de Arquiteturas e Circuitos Integrados – Universidade Federal de Pelotas –
{lsdamaral,dssilveira,gpovola,agostini,porto,zatt}@inf.ufpel.edu.br*

1. INTRODUÇÃO

Dispositivos móveis tem se tornado cada vez mais populares, especialmente aqueles que suportam vídeos digitais, como smartphones e tablets. Uma das maneiras de prolongar a vida da bateria desses dispositivos é a redução do consumo energético oriundo da comunicação dos componentes do codificador de vídeo com a memória externa.

Um componente muito importante dos codificadores de vídeos atuais é a estimação de movimento (ME). O objetivo da ME é reduzir a redundância espacial presente entre os quadros vizinhos de um vídeo. Para isso, a ME codifica um bloco a partir de informações de quadros previamente codificados. Assim, uma busca é realizada dentro de uma área de busca de um quadro de referência, que normalmente está armazenado na memória externa. Como a ME pode ler, várias vezes, quadros previamente codificados durante a codificação, este módulo é responsável pelo maior consumo energético em codificadores de vídeo (ZHAO, 2011).

Porém, o desempenho da ME depende de vários fatores, incluindo o algoritmo de busca, o tamanho da área de busca e o número de quadros de referência considerados. Quando o algoritmo de busca *Full Search* é utilizado, o custo computacional e acessos à memória externa sofrem um grande aumento, especialmente quando grandes áreas de buscas são consideradas. Assim, quando aplicações de tempo real são desejadas, um alto grau de paralelismo é necessário para atingir o desempenho requerido (GRELLERT, 2011). Uma solução para isso são os algoritmos rápidos, que se baseiam em diferentes heurísticas para explorar as características dos vídeos com o objetivo de acelerar o processo de busca e achar um casamento de áreas próximo do ótimo. Estes algoritmos atingem bons resultados em relação ao custo/benefício entre esforço computacional e qualidade de vídeo.

Como a comunicação com a memória impacta tanto o consumo energético quanto o desempenho, o projeto do codificador deve considerar esses acessos como o maior gargalo deste tipo de sistema. Com isso, uma redução dos acessos à memória externa é necessária para codificadores de vídeos eficientes tanto em energia quanto em desempenho.

Na literatura, soluções para redução do consumo energético se baseiam em duas abordagens principais: redução do número de acessos à memória externa através do reuso de dados e compressão de quadros de referência antes que estes sejam armazenados na memória externa.

Este trabalho apresenta uma análise do consumo energético relacionado aos acessos à memória externa em um sistema que emprega o esquema de reuso de dados *Level C+* para diferentes algoritmos de busca. Os algoritmos analisados são:

Full Search (FS), Diamond Search (DS), Multipoint Diamond Search (MPDS), Spread & Iterative Search (S&IS) e Low Density & Iterative Search (LD&IS).

2. METODOLOGIA

Para o desenvolvimento desse trabalho, um estudo na literatura foi realizado com a finalidade de selecionar uma solução para redução dos acessos à memória externa (DRAM) que atingisse altas taxas de redução do consumo energético em codificadores de vídeos digitais e não apresentasse perdas na qualidade de vídeo. Assim, o reuso de dados com uso de memórias caches (SRAMs) foi escolhido.

Vários trabalhos na literatura propõem e discutem estratégias de reuso de dados. Dentre as estratégias mais relevantes estão o *Level A*, *Level B*, *Level C*, *Level C+* e *Level D*. O *Level C+* foi escolhido neste trabalho por se mostrar o mais eficiente esquema de reuso de dados, dado que é capaz de diminuir consideravelmente a largura de banda dos sistemas de compressão a um custo aceitável de memória SRAM.

A partir deste ponto, foram definidos o consumo energético e também a quantidade de dados acessados. O consumo energético (EC) relacionado à escrita (Wr) e leitura (Re) de uma quantidade de dados (D) na memória DRAM quando o esquema de reuso de dados não é considerado (T), é definido como:

$$EC_{DRAM/Re} = E(DRAM_{Re}) * D(Algorithm_k) \quad (1)$$

$$EC_{DRAMWr} = E(DRAM_{Wr}) * D(Frame) \quad (2)$$

Em (1) e (2), E é o custo energético para uma operação em um tipo específico de memória. $Algorithm_k$ é o algoritmo de busca k utilizado pela ME e $Frame$ é o tamanho do quadro. O total EC , quando o esquema de reuso de dados não é considerado, é a soma de (1) e (2), expressa por (3):

$$EC_T = EC_{DRAM/Re} + EC_{DRAMWr} \quad (3)$$

O EC pertencente às memórias DRAM e SRAM para operações de leitura e escrita quando o reuso de dados (DR) é considerado é definido segundo as equações abaixo:

$$EC_{DRAMRe} = E(DRAM_{Re}) * D(Level_j) \quad (4)$$

$$EC_{SRAMWr} = E(SRAM_{Wr}) * D(Level_j) \quad (5)$$

$$EC_{SRAMRe} = E(SRAM_{Re}) * D(Algorithm_k) \quad (6)$$

Nas equações (4) e (5), $Level_j$ é o tipo de reuso de dados j . O EC total, considerando o reuso de dados, é dado pela soma das equações (2), (4), (5) e (6), expresso por (7):

$$EC_{DR} = EC_{DRAMRe} + EC_{SRAMWr} + EC_{SRAMRe} + EC_{DRAMWr} \quad (7)$$

A quantidade de acessos a dados para x quadros pelo reuso de dados *Level C+* pode ser generalizado por (8):

$$D(Level_{C+}) = x * \sum_{j=0}^{\lfloor \frac{m}{n} \rfloor} (SAW_f(j) * SAH(j) + \sum_{i=1}^l SAW_N(i) * SAH(j)) \quad (8)$$

As funções $SAW_f(j)$, $SAW_n(i)$, and $SAH(j)$ são definidas em (9), (10) e (11) e indicam a largura da primeira área de busca definida pelo *Level C+*, a largura dos novos dados para n novos blocos sendo codificados, e a altura da área de busca definida pelo *Level C+*, respectivamente. As funções *Min* e *Max* usadas em (9), (10)

e (11) retornam os valores mínimos e máximos entre as entradas, respectivamente. A variável W expressa o número de pixels da largura do quadro e H , da altura. A variável l é a quantidade de blocos na vertical e m , a quantidade de blocos na horizontal. Finalmente, n é a variável usada pelo *Level C+*.

A quantidade de dados demandados pelo algoritmo k , em média, para x quadros é definida por (12):

$$SAW_F(j) = \text{Min}\left(W, BS * (j + 1) + \frac{SR_h}{2}\right) - \text{Max}\left(0, BS * j - \frac{SR_h}{2}\right) \quad (9)$$

$$SAW_N(i) = \text{Max}\left(W, BS * (i + 1) + \frac{SR_h}{2}\right) - \text{Max}\left(W, BS * i + \frac{SR_h}{2}\right) \quad (10)$$

$$SAH(j) = \text{Min}\left(H, BS * (j + n) + \frac{SR_v}{2}\right) - \text{Max}\left(0, BS * j - \frac{SR_v}{2}\right) \quad (11)$$

$$D(\text{Algorithm}_k) = x * (\text{ECBF}(\text{Algorithm}_k) * BS^2) \quad (12)$$

Em (12), *ECBF* é a quantidade de número de blocos avaliados em um quadro, em média, pelo algoritmo k . Os valores de *ECBF* foram obtidos através dos trabalhos [14], [15], [16].

3. RESULTADOS E DISCUSSÃO

Para comparar os resultados em consumo energético para os algoritmos de busca, uma low-power DRAM da Micron (MICRON) foi considerada. Também foram considerados um quadro HD 1080p, tamanho de bloco 16x16 e área de busca de 94x94 amostras. A ferramenta Cacti 6.5 (CACTI) foi utilizada para simular uma SRAM diretamente mapeada.

A Tabela 1 mostra o EC em mJ para um segundo de vídeo (30 quadros) quando os dados para os algoritmos são acessados diretamente da DRAM. Também é importante notar que, mesmo que o EC possa ser estipulado, isto não significa que a memória tenha frequência suficiente para todos os acessos necessários a estes algoritmos.

Tabela 1. Consumo energético para 30 quadros, considerando acesso a dados direto da DRAM

	FS	DS	MPDS	S&IS	LD&IS
DRAM _{Re} (mJ)	46816,59	146,77	1017,76	616,01	641,33
DRAM _{Wr} (mJ)	0,2405	0,2405	0,2405	0,2405	0,2405
Total (mJ)	46816,83	147,00	1018	616,25	641,57

A Tabela 2 ilustra a frequência necessária, em MHz, para cada algoritmo, considerando uma leitura de 8 bytes por ciclo quando 30 quadros por segundo são considerados. Nesta tabela, nota-se que o FS demanda uma frequência maior que 48 GHz. Além disso, o EC dos algoritmos, como mostrado na Tabela 1, é muito alto, fazendo com que um sistema de codificação de vídeo com apenas uma DRAM seja impraticável.

Tabela 2. Frequência necessária para processar 30 quadros

	FS	DS	MPDS	S&IS	LD&IS
Frequency (MHz)	48889,5	153,3	1062,9	643,3	669,8

Quando o reuso de dados é utilizado, o EC relacionado a DRAM em operações de escrita diminui significativamente, como pode ser visto na Tabela 3.

Tabela 3. Consumo energético para 30 quadros considerando DRAM e SRAM Level C+

	FS	DS	MPDS	S&IS	LD&IS
DRAM _{Re} (mJ)	21,4805	21,4805	21,4805	21,4805	21,4805
SRAM _{Wr} (mJ)	0,0030	0,0030	0,0030	0,0030	0,0030
SRAM _{Re} (mJ)	0,9667	0,003	0,021	0,0127	0,0132
DRAM _{Wr} (mJ)	0,2405	0,2405	0,2405	0,2405	0,2405
Total (mJ)	22,6908	21,7271	21,7451	21,7368	21,7373

Na Tabela 3 fica evidente a redução do consumo energético que a memória SRAM proporciona no cenário deste trabalho, tornando os codificadores de vídeos digitais eficientes em termos energéticos. Porém, é importante notar que mesmo que o FS apresente pouca diferença em relação ao custo energético dos outros algoritmos, a frequência necessária para prover os dados para cada algoritmo permanece a mesma com ou sem reuso de dados. Assim, mesmo com a alta redução de consumo energético proporcionado pela SRAM, o FS continua inviável no cenário deste trabalho, enquanto os outros algoritmos se tornam viáveis.

4. CONCLUSÕES

Este trabalho apresentou uma análise para diferentes algoritmos de Estimação de Movimento para o esquema de reuso de dados Level C+, com uma hierarquia de memória formada por uma DRAM e uma SRAM.

Com a análise feita neste trabalho, foi possível notar que o consumo energético quando uma memória SRAM não é usada se torna impraticável no cenário tradicional de sistemas de codificação de vídeo. Embora a SRAM tenha um alto custo de implementação, os benefícios ganhos com esta memória são essenciais quando o consumo energético e aplicações de tempo real são considerados.

Dentre os algoritmos, o *Full Search* é o único que, mesmo usando uma SRAM, não pode ser usado no cenário deste trabalho, dado sua alta demanda de acessos à memória. Entretanto, mesmo os outros algoritmos requerendo praticamente o mesmo custo energético, a frequência necessária para cada um se difere. Sendo assim, a frequência necessária para os algoritmos rápidos é praticável pela SRAM.

Além disso, este trabalho apresentou resultados que mostram que, usando o esquema de reuso de dados Level C+, o consumo energético é reduzido em cerca de 97%. Isto comprova que esta é uma abordagem eficiente quando dispositivos móveis, que dependem de bateria, são considerados.

5. REFERÊNCIAS BIBLIOGRÁFICAS

- GRELLERT, M.; SAMPAIO, F.; MATTOS, J. C. B.; AGOSTINI, L. A multilevel Data Reuse Scheme for Motion Estimation and Its VLSI Design. **IEEE International Symposium on Circuits and Systems**, Rio de Janeiro, p. 583-586, 2011.
- ZHAO, Z.; LIANG, P. "A Statistical Analysis of H.264/AVC FME Mode Reduction," **IEEE Transactions on Circuits and Systems for Video Technology**, Vol. 21, No. 1, pp. 53-61, 2011
- MICRON, MT46H64M16LF: 1Gb, Mobile Low-Power DDR SDRAM. Disponível em: <http://www.micron.com/>
- CACTI 6.5: Disponível em: <http://www.hpl.hp.com/research/cacti/>