

PROJETO DE ARQUITETURA PARA CÁLCULO DO SAD DE BLOCOS SKIP FOCANDO NO REUSO DA ÁRVORE QUADRÁTICA NO HEVC

MATEUS NOREMBERG¹; GUILHERME PEGLOW¹; CASSIO CRISTANI¹;
MARCELO PORTO¹; LUCIANO AGOSTINI¹; BRUNO ZATT¹

Grupo de Arquiteturas e Circuitos Integrados (GACI)

¹Universidade Federal de Pelotas – {mwnoreMBERG, gnpegLOW, crCRISTANI, zatt, porto, agostini}
@inf.ufpel.edu.br

1. INTRODUÇÃO

O padrão *High Efficiency Video Coding* (HEVC) é o novo estado-da-arte na área da codificação de vídeo, reunindo os recentes avanços na área visando reduzir a representação do vídeo. O HEVC foi criado para melhorar a eficiência de codificação quando comparado aos padrões anteriores tais como H.264/AVC e MPEG-2 (GROIS, 2013). O objetivo inicial do HEVC foi dobrar as taxas de compressão mantendo a mesma qualidade objetiva quando comparado ao padrão H.264/AVC (SULLIVAN, 2012). De acordo com (GROIS, 2013) o HEVC alcançou 40% da redução do vídeo dos 50% planejados. No entanto, a qualidade subjetiva apresentou mais ganhos que a qualidade objetiva pode medir.

A resolução dos vídeos vem aumentando rapidamente, lançando de maneira rápida novos formatos de vídeo. Atualmente, os vídeos de ultra alta definição (do inglês *Ultra High Definition* - UHD) estão emergindo com resolução 4K (3840x2160 pixels). Os detalhes apresentados nestes vídeos trazem um novo conceito para as experiências de usuário, aproximando as sensações reais. Isto ocorre por causa do aumento de três características: profundidade de bits, resolução e taxa de quadros. Isso torna um vídeo UHD bruto de 20 a 24 vezes maior do que um vídeo Full HD bruto.

O modo SKIP utilizado no HEVC não codifica o bloco, bem como não interfere significativamente na qualidade. O modo SKIP é o primeiro modo a ser testado, podendo evitar a codificação intra e inter-quadros, reduzindo, assim, a complexidade do codificador. Além disso, um bloco SKIP não gera resíduos nem informações laterais. Estes motivos mostram a importância do modo SKIP quando considera-se um balanço entre complexidade, qualidade e taxa de bits, especialmente em codificadores de alta complexidade como o HEVC (RICHARDSON, 2003).

Para decidir se um bloco é considerado SKIP utiliza-se a métrica de custo taxa-distorção (do inglês, *Rate Distortion* - RD). Este custo é calculado com base na taxa de bits estimada para codificar o bloco e na distorção do bloco. Este cálculo é dado pela fórmula (1):

$$J = D + \lambda * R \quad (1)$$

Onde D é a distorção - para a qual é utilizada alguma métrica de qualidade como, por exemplo, a soma das diferenças absolutas (do inglês, *Sum of Absolute Differences* - SAD), o qual é utilizado no HEVC -, R a taxa de bits estimada, λ é o multiplicador de Lagrange, resultando assim em J , o custo RD (WIEGAND, 1996).

O valor de SAD é calculado para cada bloco realizando operações pixel a pixel nesse bloco. Para isso, é feita a diferença entre o bloco atual e o bloco de referência. Após isto, é feita a soma dos valores absolutos do resultado anterior para cada pixel, resultando no valor de SAD do bloco.

A estrutura de árvore quadrática é dada pela divisão de um bloco grande, em blocos menores. Esta estrutura de árvore, mostrada na Figura 1, é uma

característica introduzida pelo HEVC. Para os blocos SKIP as possíveis subdivisões são: blocos 64x64 podem ser divididos em 4 blocos 32x32, blocos 32x32 podem ser divididos em 4 blocos de tamanho 16x16 e blocos 16x16 podem ser divididos em 4 blocos 8x8.

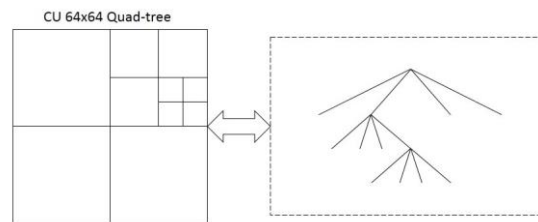


Figura 1. Representação da estrutura de árvore quadrática no HEVC.

Codificar um vídeo digital é uma tarefa difícil, principalmente quando uma codificação em tempo real é necessária. Com o aumento da resolução e o grande volume de dados para serem codificados, as características intrínsecas do vídeo depreciam a performance do algoritmo (PORTO, 2012), tornando a tarefa de codificar um vídeo UHD um dos cenários mais difíceis e consequentemente um tema em destaque na área da codificação de vídeo.

Para codificar um vídeo em tempo real, arquiteturas dedicadas, as quais resolvem problemas específicos, são necessárias e podem realizar determinada tarefa de forma mais rápida que um processador de propósito geral. Assim, é apresentado neste artigo um projeto de arquitetura para calcular o valor de SAD para blocos SKIP. Um alto reuso de dados é alcançado quando a estrutura de árvore quadrática é explorada em uma estratégia *bottom-up* (de baixo para cima). O SAD é calculado apenas para blocos de 8x8-pixels os quais produzem um valor absoluto para cada bloco. A partir disso, o SAD para os blocos maiores são calculados apenas com somas simples.

Este trabalho tem como objetivo propor um projeto de arquitetura que vise a melhor utilização dos recursos de hardware explorando características do padrão de codificação de vídeo HEVC reduzindo o esforço computacional utilizado.

2. METODOLOGIA

O aumento no tamanho de bloco, uma inovação do padrão HEVC, é desejável, uma vez que este aumento representa grandes áreas que serão apenas copiadas para o próximo quadro com os benefícios do modo SKIP discutidos anteriormente neste trabalho. Vendo a importância dos blocos SKIP para o processo de codificação de vídeos, fez-se um estudo sobre a ocorrência destes blocos. A Figura 2 mostra uma análise das ocorrências de tais blocos, considerando todos os tamanhos de blocos possíveis e quatro valores de QPs diferentes: 22, 27, 32 e 37. Em nossos experimentos foram utilizadas quatro sequências de vídeos UHD 4K (ELEMENTAL, 2014). A análise foi feita para os 30 primeiros quadros de cada vídeo utilizando o software de referência do HEVC na versão *HM 9.2-rc1* (HEVC, 2014) e respeitando as condições comuns de teste para o modo *low_delay* e o perfil de alta eficiência.

A Figura 2 mostra que a maior ocorrência de blocos SKIP é vista em blocos 64x64, tamanho no qual ele ocorre 48% das vezes. Mas também vemos que os blocos SKIP ocorrem significativamente para tamanhos de bloco menores, onde eles ocorrem 24% das vezes para blocos de tamanho 32x32 e também 16x16 e 4% para blocos de tamanho 8x8. É importante notar também que, com o aumento do QP, ocorre o aumento de blocos SKIP para os tamanhos de bloco maiores.

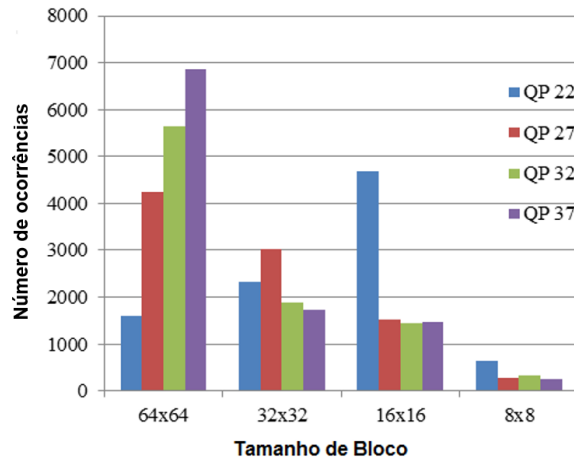


Figura 2. Número de ocorrências de blocos SKIP.

3. RESULTADOS E DISCUSSÃO

Como foi explicado anteriormente, o SAD faz subtrações pixel a pixel de um quadro referência em um quadro de atual, o valor absoluto é feito e então é feita a soma desses absolutos resultando no valor de SAD do bloco. Assim o cálculo do SAD pode ser dividido em três etapas: subtração, cálculo do valor absoluto e soma. Cada unidade de SAD mostrada na Figura 3 consiste em 64 subtrações para fazer a primeira etapa do cálculo do SAD; 64 inversores, 64 somadores e 64 multiplexadores de duas entradas (isto é necessário para obter o valor absoluto do valor resultante da primeira etapa) e 63 somadores para compor o valor do SAD do bloco.

Para compor todos os blocos 16x16 são necessários 48 somadores, dado que cada bloco 16x16 é composto por 4 blocos 8x8, então são necessários três somadores para compor cada bloco 16x16. Para compor um bloco 32x32 é necessário somar 4 blocos 16x16, assim, são necessários três somadores. Assim, para compor todos os blocos 32x32 são necessários 12 somadores. E, finalmente, para compor um bloco 64x64 três somadores são necessários. Assim, o projeto de arquitetura demanda 4096 subtratores, 4096 inversores, 4096 multiplexadores e 8191 somadores.

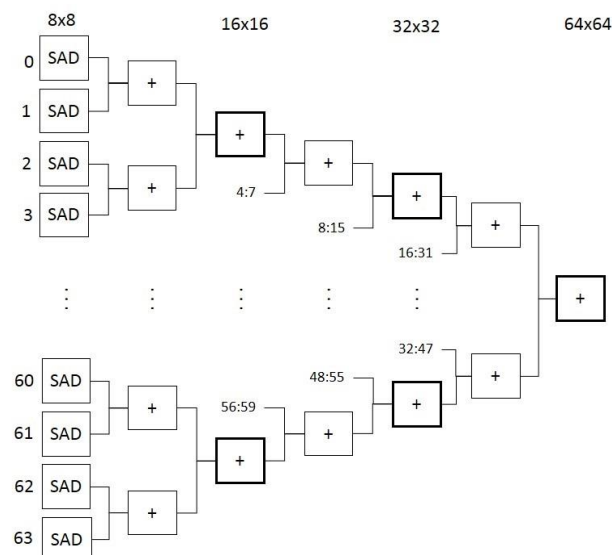


Figura 3. Projeto de Arquitetura Proposto para o Cálculo do SAD para blocos SKIP.

4. CONCLUSÕES

É possível concluir que o projeto de arquitetura proposto reduz cerca de 75% o esforço computacional, quando comparado ao método utilizado atualmente. Enquanto que o método atual precisa calcular o valor de SAD para todos os blocos para qualquer profundidade na árvore quadrática (HEVC, 2014), o projeto de arquitetura proposta calcula o SAD apenas para blocos 8x8, ou seja, apenas para a maior profundidade na árvore quadrática e depois desse cálculo, apenas somas são feitas para gerar o valor de SAD para os blocos maiores, reduzindo o custo computacional para calcular o SAD para um bloco SKIP. Em adição a isso, há a possibilidade de paralelismo, melhorando o uso dos recursos de hardware.

5. REFERÊNCIAS BIBLIOGRÁFICAS

SULLIVAN, G.J.; OHM, J.; WOO-JIN HAN; WIEGAND, T., Overview of the High Efficiency Video Coding (HEVC) Standard, **Circuits and Systems for Video Technology**, IEEE Transactions on , vol.22, no.12, pp.1649,1668, Dec. 2012.

GROIS, D.; MARPE, D.; MULAYOFF, A.; ITZHAKY, B.; HADAR, O., Performance comparison of H.265/MPEG-HEVC, VP9, and H.264/MPEG-AVC encoders, **Picture Coding Symposium (PCS)**, 2013, vol., no., pp.394, 397, 8-11 Dec. 2013.

RICHARDSON, I., **H.264 and MPEG-4 Video Compression: Video Coding for Next-Generation Multimedia**, Chichester, England: John Wiley and Sons, 2003.

PORTO, M.; CRISTANI, C.; DALL'OGGIO, P.; GRELLERT, M.; MATTOS, J.; BAMPI, S.; AGOSTINI, L.; Iterative Random Search: A New Local Minima Resistant Algorithm for Motion Estimation in High Definition Videos, **Multimedia Tools and Applications**, Springer, Volume 63, Issue1, pp. 107-127, 2012.

WIEGAND, T.; LIGHTSTONE, M.; MUKHERJEE, D.; CAMPBELL, T.G.; MITRA, S.K., Rate-distortion optimized mode selection for very low bit rate video coding and the emerging H.263 standard, **Circuits and Systems for Video Technology**, IEEE Transactions on , vol.6, no.2, pp.182,190, Apr 1996.

HEVC. **HEVC Reference Software**. Acessado em 26 mar. 2014. Online. Disponível em: https://hevc.hhi.fraunhofer.de/svn/svn_HEVCSoftware/

ELEMENTAL. **Elemental Technologies** Acessado em 26 mar. 2014. Online. Disponível em: <http://www.elementaltechnologies.com/>